

# Designrichtlinien

**Zur Leiterkarten- und Baugruppenfertigung  
sowie Layouterstellung**

## Inhaltsverzeichnis

<b>1</b>	<b>Vorwort .....</b>	<b>3</b>
1.1	Überblick.....	3
	Leiterplatte / Layout .....	3
	Surface Mount Technology .....	3
	Through Hole Technology .....	3
<b>2</b>	<b>Leiterplatte / Layout.....</b>	<b>4</b>
2.1	Min/Max Leiterplattengrößen inkl. Nutzenaufbau .....	4
2.2	Freistellung für Transportbänder .....	5
2.3	Basismaterial.....	5
2.4	Oberfläche der Pads.....	5
2.5	Schichtdicke Leiterplattenoberfläche.....	5
2.6	Lötstopmmaske.....	6
2.7	Bestückungsdruck (Silkscreen) .....	6
2.8	Freifläche für Barcode-Labels.....	6
2.9	Passmarken .....	6
2.9.1	Leiterplattenpassmarke.....	6
2.9.2	Inkmarken (X-out) .....	6
2.9.3	Empfohlene Passmarke .....	6
2.10	Nutzengestaltung.....	7
2.11	Datensatz .....	8
<b>3</b>	<b>SMT .....</b>	<b>9</b>
3.1	Bauteilverpackungsformen .....	9
3.2	Pad-Geometrie.....	9
3.3	Minimal-Abstand zwischen Komponenten .....	9
3.4	Bestückdaten .....	10
3.4.1	Beispiel .....	10
3.5	SMT-Lötprozess.....	10
3.5.1	Doppelseitig .....	10
3.5.2	Lötprofil Reflow .....	11
<b>4</b>	<b>THT .....</b>	<b>12</b>
4.1	THT-Lötprozess .....	12
4.1.1	Selektives Wellenlöten .....	12
4.1.2	Lötprofil Welle.....	13
4.1.3	Selektivlöten.....	14
<b>5</b>	<b>Prüfbarkeit einer Baugruppe .....</b>	<b>15</b>
5.1	Konstruktive Designregeln .....	15
5.1.1	Kontaktierung.....	15
5.1.2	Fangbohrungen .....	15
5.1.3	Testpunkte .....	15
5.2	Elektrische Designregeln .....	15
5.2.1	Strombelastung bei Funktionstests .....	15
5.2.2	Serienwiderstandsarrays / Serienwiderstände.....	15
5.2.3	Kelvinmessung (4-Draht Messung).....	15
<b>6</b>	<b>Lackierbarkeit einer Baugruppe .....</b>	<b>16</b>
<b>7</b>	<b>Verguss von Baugruppen und Geräten .....</b>	<b>16</b>
7.1	Automatisierter Verguss .....	16
<b>8</b>	<b>Referenzen.....</b>	<b>17</b>
<b>9</b>	<b>Ansprechpartner .....</b>	<b>17</b>
<b>10</b>	<b>Haftungsausschluss .....</b>	<b>17</b>

# 1 Vorwort

Dieses Dokument beinhaltet die Design-Richtlinien bzw. Anforderungen um Flachbaugruppen bei Firma Kontron Austria GmbH in höchster Qualität produzieren zu können. Sollten Anforderungen aus diesem Dokument nicht eingehalten werden können, müssen die technischen Gegebenheiten im Detail geklärt werden.

## 1.1 Überblick

### Leiterplatte / Layout

In diesem Abschnitt werden Voraussetzungen für eine fertigungsgerechte Leiterplatte behandelt (Abmessungen, Eigenschaften, Fiducials, Oberfläche, Nutzengestaltung, ...).

### Surface Mount Technology

Es sind einige Designregeln für die Gestaltung von SMT-Layouts (Padgeometrien, Bauteilabstände, ...) zusammengefasst. Weiters werden das optimale Datenformat für die Bestückkoordinaten und die fertigungsgerechte Bauteilverpackung thematisiert.

### Through Hole Technology

Es wird auf die richtige Anordnung von THT-Bauteilen eingegangen, um ein optimales Wellenlötergebnis erzielen zu können. Weiters wird für Mischbestückungen (SMT /THT) eine Empfehlung für einzuhaltende Bauteil-Abstände gegeben.

## 2 Leiterplatte / Layout

Die Abnahmekriterien für Leiterplatten werden bei Fa. Kontron Austria GmbH nach IPC-A-600 erwartet.

### 2.1 Min/Max Leiterplattengrößen inkl. Nutzenaufbau

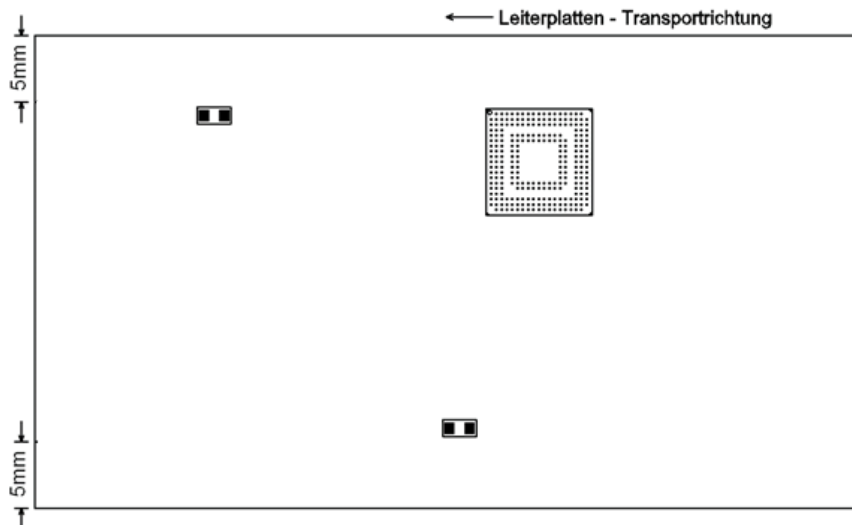
SMT-Linien gesamt		LP Breite	LP Länge	Dicke	Bauteilgröße	Durchfahrtshöhe
Linie1 / Linie2	Min.	50 mm	50 mm	0,4 mm	01005	--
	Max.	460 mm	450 mm	4,0 mm	--	--

Bestück-Automaten		LP Breite	LP Länge	Dicke	Bauteilgröße	Durchfahrtshöhe
Siplace (SX2)	Min.	50 mm	50 mm	0,3 mm	01005	--
	Max.	560 mm	450 mm	4,5 mm	78mm x 78mm	--
Siplace (X4)	Min.	50 mm	50 mm	0,3 mm	01005	--
	Max.	535 mm	450 mm	4,5 mm	16mm x 16mm	--
AOI		LP Breite	LP Länge	Dicke	Bauteilgröße	Durchfahrtshöhe
Omron VT-S730	Min.	50 mm	50 mm	0,4 mm	01005	--
	Max.	460 mm	510 mm	4,0 mm	--	40 mm
Siebdrucker		LP Breite	LP Länge	Dicke	Pads v. Rand	Durchfahrtshöhe
DEK Horizon 265	Min.	50 mm	40 mm	0,4 mm	0,3 mm	--
	Max.	510 mm	508 mm	6,0 mm	--	42mm (Unterseite)
Reflowlötten		LP Breite	LP Länge	Dicke		Durchfahrtshöhe
Seho Reflow (MaxiReflow 3.0)	Min.	50 mm	50 mm	--	--	--
	Max.	500 mm	650 mm	--	--	35 mm
Transportbänder		LP Breite	LP Länge	Dicke		
Asys Transportbänder	Min.	50 mm	50 mm	--	--	--
	Max.	460 mm	460 mm	--	--	--
Wellenlötten		LP Breite	LP Länge	Dicke		Durchfahrtshöhe
Seho MWS - 2340	Min.	--	--	--	--	--
	Max.	460 mm	370 mm	--	--	10 mm (Lötseite)
Selektivlötten		LP Breite	LP Länge	Dicke		Durchfahrtshöhe
Seho PowerSelective	Min.	--	--	--	--	--
	Max.	350 mm	350 mm	--	--	70 mm (Oberseite) 30mm (Lötseite) bzw. 14 mm (25 mm Radius um Lötstelle)
Nutzentrennen		LP Breite	LP Länge	Dicke		
CAB Maestro 4M	Min.	--	--	1,0 mm	--	--
	Max.	450 mm	350 mm	3,2 mm	--	--
Hölzer LOW4233 RD XL (Fräse)	Min.	--	--	--	--	--
	Max.	415 mm	475 mm	--	Unterseite: 40 mm Oberseite: 13 mm	--
Reinigungsanlage Baugruppen		LP Breite	LP Länge	Dicke	Bemerkung	
Kolb PSB500	Min.	50 mm	100 mm	--	--	--
	Max.	180 mm	460 mm	--	--	--
Vergussanlage		Bgr. Breite (X)	Bgr. Länge (Y)	Bgr. Höhe (Z)	Dosiermenge	Abstand Dosiernadel zu Bauteilen (Radius)
Scheugenpflug LeanCNCCell 1000x1000 und A310 Materialaufbereitung	Min.	--	--	--	0,1 ml und 0,05ml/s	Z>30mm → 12mm Z<30mm → 5mm
	Max.	250 mm	480 mm	180 mm	30ml/Hub und 5ml/s	--

## 2.2 Freistellung für Transportbänder

Zum Transportieren und Klemmen der Leiterplatte muss ein Abstand von SMT-Bauteilen zum Rand von mind. **5mm** eingehalten werden.

Können die 5mm nicht eingehalten werden, dann ist Rücksprache mit NPI oder CAD der Fa. Kontron Austria GmbH erforderlich. Eventuell muss ein Nutzenaufbau oder Abbruchrand vorgesehen werden.



## 2.3 Basismaterial

FR4 (Standard bei Fa. Kontron Austria GmbH)

Ist der Einsatz anderer Basismaterialien gewünscht / erforderlich, dann ist Rücksprache mit CAD der Fa. Kontron Austria GmbH zu halten.

## 2.4 Oberfläche der Pads

Um eine lötbare Oberfläche zu erhalten, sind folgende Verfahren unter Berücksichtigung der Wirtschaftlichkeit und Kundenwunsch bevorzugt.

- Chemisch Zinn (Sn) (nach Kundenwunsch)
- Chemisch Silber (Ag) (nach Kundenwunsch)
- Chemisch Nickel-Gold (Ni-Au) **(Standard bei Fa. Kontron Austria GmbH)**
- Hot Air Leveling (HAL) (bleifrei) (nach Absprache)
- Organischer CU-Anlaufschutz (OSP) (nach Absprache)

## 2.5 Schichtdicke Leiterplattenoberfläche

Die Schichtdicke der Leiterplattenoberfläche muss auch ein mehrmaliges Löten mit ausreichender Benetzung gewährleisten.

Folgende Schichtdicken werden gefordert:

- Chemisch Zinn (Sn)  $\geq 1,0\mu$
- Chemisch Silber (Ag)  $\geq 0,15\mu$
- Chemisch Nickel-Gold (Ni-Au) 3 $\mu$  bis 5 $\mu$  / 0,05 $\mu$  bis 0,12 $\mu$
- Hot Air Leveling (HAL) (bleifrei)  $\geq 1\mu \leq 25\mu$
- Galvanisch Gold typisch 1,0 $\mu$

## 2.6 Lötstopmmaske

Die Ausnehmungen der Lötstopmmaske sollten in den Daten gleich groß wie die Kupfer-Pads sein, da der Leiterkartenhersteller die erforderlichen Anpassungen (min. Vergrößerung) selbstständig durchführt.

Es muss auch zwischen Fine-Pitch Pads Lötstopplack vorgesehen werden.

Um Kurzschlüsse zu vermeiden sollten Vias einseitig mit Lötstopplack bedeckt sein, außer sie werden als Testpunkte vorgesehen. Vias in Masseflächen von Bauteilen (z.B. unter einem IC) müssen ab doppelseitigen Leiterplatten immer einseitig verschlossen sein.

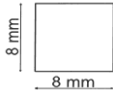
Es sind verschiedene Farben (nach Wunsch) umsetzbar - Standard ist grün.

## 2.7 Bestückungsdruck (Silkscreen)

Die Mindestbreite vom Aufdruck und der Mindestabstand zu Pads betragen 0,2mm. Es dürfen keinesfalls Pads überdruckt werden. Es sind verschiedene Farben (nach Wunsch) umsetzbar - Standard ist weiß.

## 2.8 Freifläche für Barcode-Labels

Für unser 2D-Barcode-Label wird auf der Leiterkarte eine Freifläche von idealerweise 8 x 8mm benötigt. Ist dies nicht möglich, steht auch ein 6 x 6mm Label zur Verfügung. Der Abstand vom Barcode zu benachbarten SMT Bauteilen sollte mindestens 5mm betragen.



## 2.9 Passmarken

Prinzipiell unterscheidet man zwischen 2 Arten von Passmarken auf der Leiterplatte.

### 2.9.1 Leiterplattenpassmarke

Um einen Bezugspunkt auf der Leiterplatte zu haben, sollten sich mind. 2 Passmarken auf der Leiterplatte, möglichst in diagonaler Richtung und in max. Distanz voneinander befinden. Auch bei einseitig bestückten Baugruppen müssen die Passmarken beidseitig vorhanden sein.

Ideal ist für die 2 Passmarken unterschiedliche Formen zu verwenden - Dies ist besonders bei symmetrischen Baugruppen wichtig.

**Mind. Abstand der Passmarke zum Leiterplattenrand (X/Y): 5mm / 5mm**

Für Leiterplatten im Nutzen müssen im Nutzen mind. zwei zusätzliche Passmarken vorgesehen werden. Für die Positionierung dieser gelten dieselben Regeln wie auf der Leiterplatte.

### 2.9.2 Inkmarken (X-out)

Bei Leiterplatten im Mehrfachnutzen sollte für jede einzelne Leiterplatte eine eigene „Inkmarke“ vorgesehen werden. Diese Marke sollte sich am Nutzenrand in unmittelbarer Nähe zur zugehörigen Leiterplatte befinden. Bei Schlechteilen im Nutzen wird die entsprechende Marke vom Leiterplattenhersteller überklebt (unlesbar gemacht).

Empfohlene Markengeometrie siehe 2.9.3

### 2.9.3 Empfohlene Passmarke

Die Oberfläche der Marke muss glatt (eben) und frei von Stopplack sein!

Folgende Marken-Formen sollten bevorzugt werden:

Kreis (1,6mm Durchmesser), Kreis (1,0mm Durchmesser), Quadrat, Kreuz

## 2.10 Nutzugestaltung

Zum Trennen des Nutzens muss ein Mindestabstand von 0,5mm zwischen letzter Leiterbahn bzw. Kupferfläche und Außenkontur (auch Innenlagen - Power-Planes) der Leiterplatte eingehalten werden.

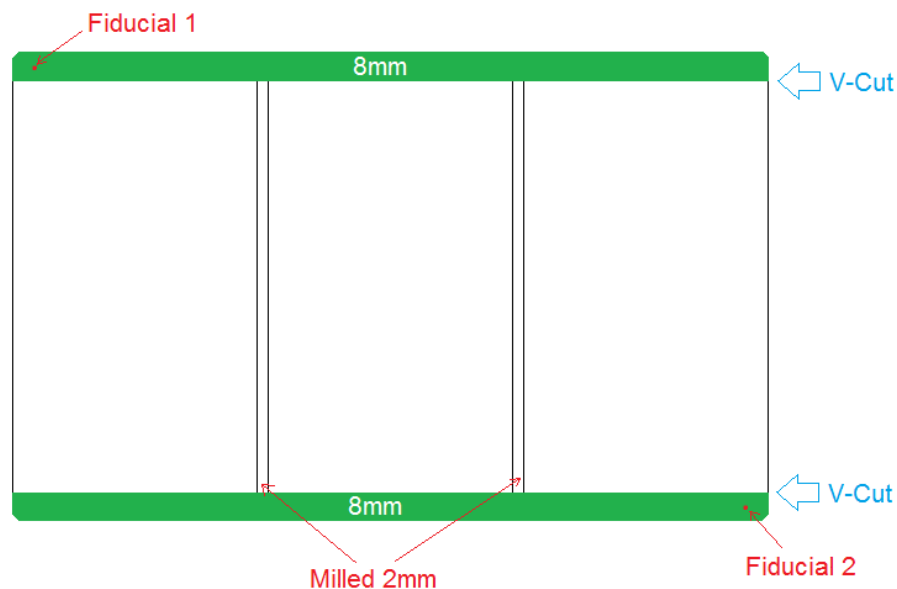
Bei sehr breiten Nutzenaufbauten ist darauf zu achten, dass noch ein Freiraum (z.B. Zwischensteg) für eine Mittenunterstützung bleibt. Die Ecken der Nutzenränder müssen abgeschrägt werden.

Die optimale Nutzugestaltung sollte mit NPI der Firma Kontron Austria GmbH abgestimmt werden.

### Nutzen mit V-Cut (bevorzugt):

Min. 2mm Abstand zwischen bestücktem Bauteil und Ritzkante beachten.

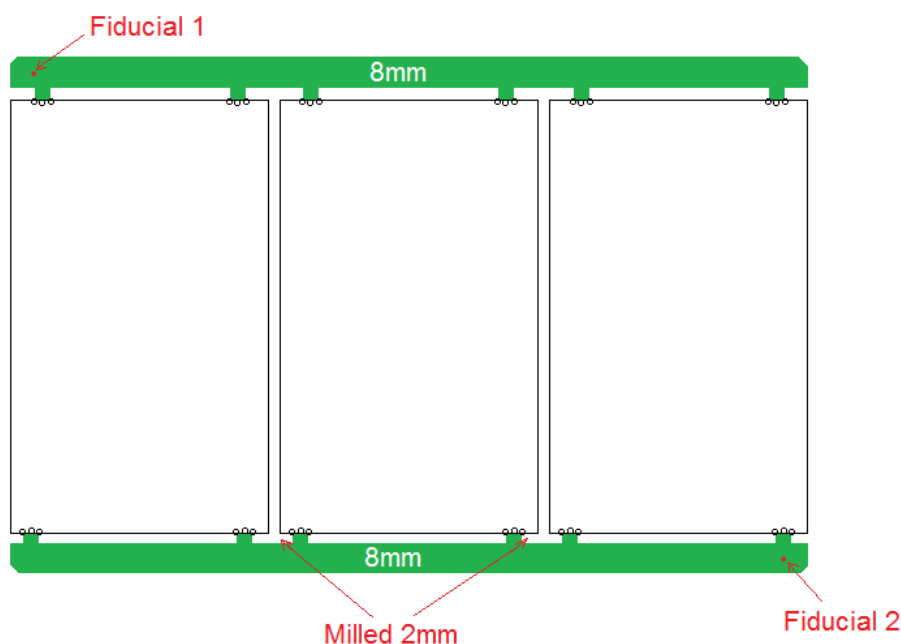
Bei FR4 PCBs geeignet für eine Dicke zwischen 1,0 und 3,2mm.



### Nutzen gefräst mit Sollbruchstegen:

Bei gefräster Außenkontur sollen die Sollbruchbohrungen in die Leiterplatte gesetzt werden

→ keine Reststege / keine Nacharbeit notwendig



## 2.11 Datensatz

Die Leiterplattendaten müssen folgende Informationen beinhalten:

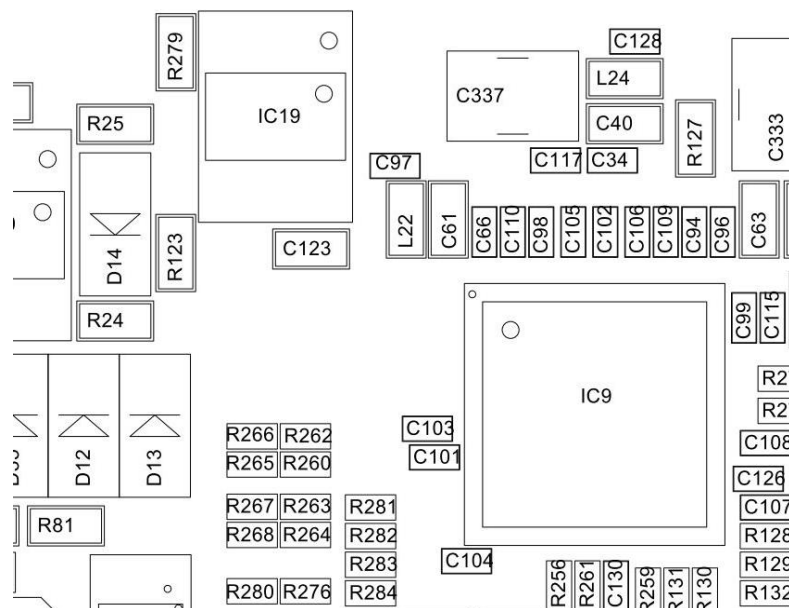
- Lagen im Extended-Gerber Format
- Spezifikations-Datei mit Angaben für:
  - Basismaterial
  - Leiterkartenstärke
  - Kupfer-Stärke aller Lagen (Basis- / Endstärke)
  - Oberfläche
  - Farbe Lötstopplack
  - Bestückaufdruck \*
  - Lagenaufbau / Legende Gerber-Daten Namen
  - besondere Hinweise
- Bohrdaten (separates File für DK und NDK) im Excellon-Format
- Pastenlage
- Designfile für optische Kontrolle und den InCircuit-Test (ODB++, Cadif, für Eagle Designs brd-Datei oder Fabmaster)

\* Hinweise zum Bestückaufdruck:

Der Bestückaufdruck/Bestückungsplan muss folgende Informationen enthalten:

- Sämtliche bestückbaren Bauteile (auch nicht bestückte Positionen)
- Bauteilumrisse
- Bauteilnamen
- Kennzeichnung von gepolten Bauteilen (Markierung, Pin 1, ...)

Muster:



Die Beschriftung jedes Bauteils muss diesem eindeutig zuordenbar sein.



## 3 SMT

### 3.1 Bauteilverpackungsformen

- Gurt (Rolle) (bevorzugt)
- Tray (bevorzugt)
- Stangen (Tube) (nur für Kleinserien)

Die Bauteile müssen für Maschinenbestückung geeignet sein. Bei Sonderbauformen bzw. Steckern ist darauf zu achten, dass die Bauteile mit Pick & Place Pad lieferbar sind - ansonsten Rücksprache mit NPI der Fa. Kontron Austria GmbH (es können eventuell Aufnahmeversuche gemacht oder Sondertools angefertigt werden).

### 3.2 Pad-Geometrie

Prinzipiell gibt es für jedes Bauteil ein "Land Pattern", welches die Empfehlung vom Hersteller für die Padgeometrie darstellt – siehe Datenblatt.

Optimale PAD-Geometrien werden auch ausführlich von der IPC-Norm beschrieben. Hierzu kann ein Land Pattern Generator genutzt werden:

<http://www.pcblibraries.com/>

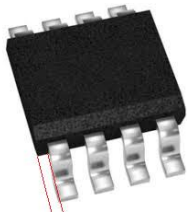
### 3.3 Minimal-Abstand zwischen Komponenten

betreffend Minimal-Abstand zwischen Komponenten gilt es mehrere Faktoren zu beachten:

- Mindestabstand Pad (Kupfer) <-> Pad (Kupfer) = 0.2mm

Dieser wird benötigt, um zwischen jeglichen Pads (auch wenn 2 benachbarte Pads das gleiche Potential besitzen) einen Lötstopplack-Steg einbringen zu können.

- Im Fall, das der Bauteil-Body (Gehäuse) die Pads überragt, ist selbstverständlich darauf zu achten, dass die Gehäuse nicht kollidieren



Zwischen den Gehäusen muss ein Abstand von > 0.1mm bewahrt werden.

Beide Vorgaben setzen voraus, dass die benachbarten Bauteile eine ähnliche Bauteil-Höhe besitzen. Bei unterschiedlichen Bauhöhen und dermaßen geringen Abständen, kann es beim Setzen des niedrigeren Bauteiles zu Kollisionen der Bestück-Pipette mit dem höheren Bauteil kommen. Man kann hier zwar in die Bestück-Reihenfolge eingreifen, dies soll allerdings einen Sonderfall darstellen.

## 3.4 Bestückdaten

Achtung: Koordinaten-Files für SMT-Bestückung müssen folgende Informationen beinhalten.

- Bestückposition aller bestückbaren Bauteile (inkl. nicht bestückter Positionen)
- Bauteilbezeichnung / Bauform
- X-Koordinaten vom Bauteilmittelpunkt (Einheit = mm, andere Einheiten bitte explizit vermerken)
- Y-Koordinaten vom Bauteilmittelpunkt (Einheit = mm, andere Einheiten bitte explizit vermerken)
- Drehung
- Bestückungsseite (TOP/BOT)

Die Position der Fiducials (Passmarken) muss ebenfalls im Koordinaten-File enthalten sein!

Der Nullpunkt der xy-Koordinaten muss sich auf die linke untere Leiterkartenecke beziehen.

Die Daten müssen durch ein eindeutiges Trennzeichen separiert werden.

### 3.4.1 Beispiel

Format:

Bestückposition|Bauteilbezeichnung|X-Koordinate|Y-Koordinate|Drehung

```
D5|0805LED_KPT2012MGC|38.418|29.210|270.0
D6|0805LED_KPT2012MGC|38.418|24.130|270.0
D7|0805LED_KPT2012SYC|59.055|66.358|90.0
F1|EIA481-2_SMD2920P075TS|43.180|26.670|270.0
IC1|TQFP44_T89C51CC01UA|35.560|56.515|0.0
IC2|SO08_82C251T|45.085|5.080|180.0
IC3|NB|31.750|26.670|0.0
FID1|Fiducial_1|10.000|5.000|0.0
FID2|Fiducial_2|150.000|95.000|0.0
```

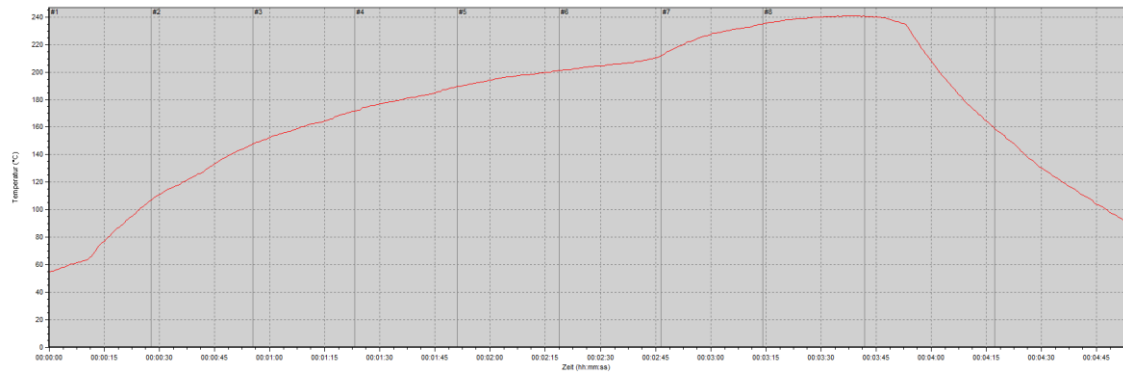
## 3.5 SMT-Lötprozess

### 3.5.1 Doppelseitig

Um zu vermeiden, dass sich Bauteile beim zweiten Lötvorgang von der Leiterplatte lösen, müssen folgende Punkte beachtet werden:

- Die Leiterplatte und die Bauteile müssen den zusätzlichen Temperaturstress ohne Mängel überstehen.
- Die Bauteile sind auf der Leiterplatte so anzuordnen, dass sich auf einer Leiterplattenseite die leichten und auf der anderen Leiterplattenseite die schweren Bauteile befinden. Dies ist Voraussetzung damit sich beim zweiten Lötvorgang kein Bauteil von der Leiterplatte löst.

### 3.5.2 Lötprofil Reflow



Beispiel eines Reflow-Lötprofils – tatsächlich verwendetes Lötprofil ist abhängig von den Eigenschaften der Baugruppe (verwendetes Material, Abmessungen, etc.)

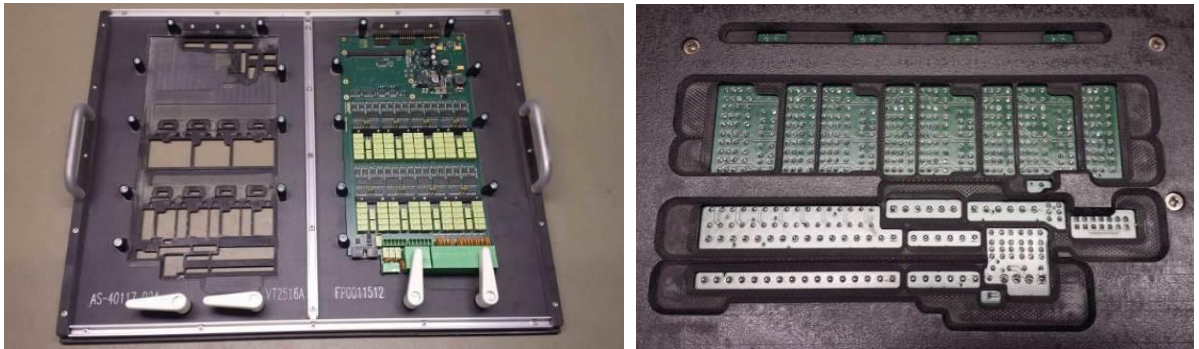
## 4 THT

### 4.1 THT-Lötprozess

Durch optimierte Bauteilanordnung kann die Effizienz in der Fertigung enorm gesteigert werden (wenig Handarbeit / Nacharbeit).

#### 4.1.1 Selektives Wellenlötén

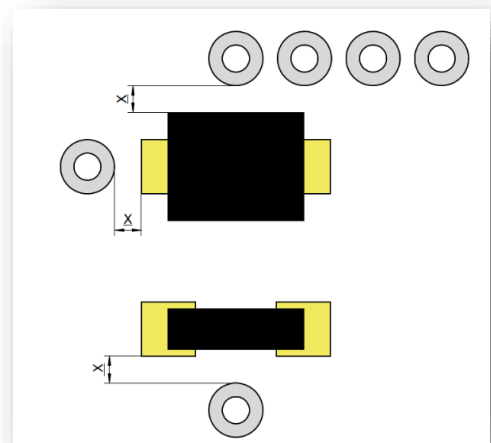
Befinden sich auf einer doppelseitig (TOP/BOT) SMT-bestückten Baugruppe zusätzlich zu verlötende THT-Komponenten muss das Layout ein selektives maschinelles Verlöten über die Lötwellen ermöglichen.



Voraussetzungen für den Einsatz einer Lötmaske sind:

- Zwischen SMT-Bauelementen und den zu verlötenden THT-Pins ist ein Mindestabstand „x“, abhängig von der jeweiligen Bauformhöhe, zwingend notwendig!

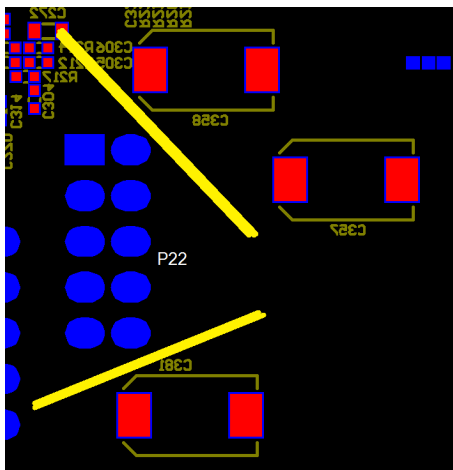
Bauteilhöhe	Mindestabstand „x“
Bis 1,5mm	1,5mm
1,6mm bis 3,0mm	2,0mm
3,1mm bis 4,5mm	2,5mm
4,6mm bis 10,0mm	3,0mm



- Es gibt die Option, eine Lötmaske mit Titaneinsätze anfertigen zu lassen, wodurch sich der Mindestabstand „x“ um bis zu 30% reduzieren lässt. Allerdings steigt der Anschaffungswert einer solchen Lötmaske dementsprechend.
- Grundsätzlich dürfen sich auf der Lötseite keine SMT-Bauelemente mit einer Bauhöhe >10mm befinden!

Erläuterungen anhand von Beispielen:

## Problembauteil P22:

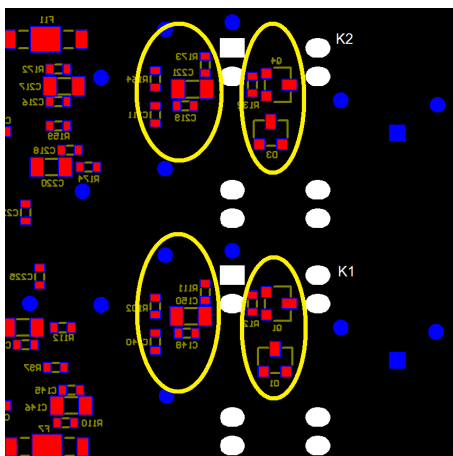


Die benachbarten Bauteile C358/C381 sind nur ca. 2.1mm von den THT-Pins (P22) entfernt.

Wären C358/381 nur ein Bauteil in CHIP-Form (0402, 0603, 0805, ...) würde dieser Abstand ausreichen.

Da es sich aber um einen relativ hohen Kondensator handelt, muss der Abstand vergrößert werden.

## Problembauteile K1 und K2:

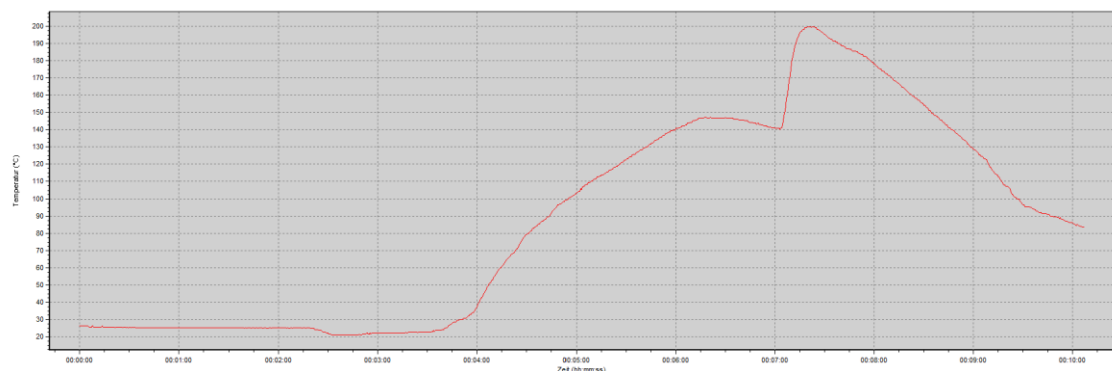


Bei den benachbarten SMT-Bauteilen handelt es sich zwar um niedrige Chip-Bauformen, jedoch wurde hier nur ein Abstand von 0.15mm eingehalten.

Um die Bauteile K1 und K2 maschinell mittels Lötmaske verlöten zu können, empfehlen wir die markierten Bauteile neu zu platzieren.

Weiß... zu verlötende THT-Pins von K1 und K2  
 Rot... Pads der benachbarten SMT-Bauteile  
 Gelb... Kritisch positionierte SMT-Bauteile

#### 4.1.2 Lötprofil Welle



Beispiel eines Wellenlöt-Lötprofils – tatsächlich verwendetes Lötprofil abhängig von den Eigenschaften der Baugruppe (verwendetes Material, Abmessungen, etc.)

### 4.1.3 Selektivlöten

Für Prototypen und kleinere Serienstückzahlen steht eine THT Selektivlötanlage zur Verfügung.  
Die Anforderungen an das Design entsprechen prinzipiell jenen des THT Wellenlötens mit Lötmaske.  
Jedoch dürfen sich auf der Baugruppe Bauteile mit folgender Höhe befinden:

Bauteilseite (Oberseite):

max. 70mm

Lötseite (Unterseite):

max. 14mm Bauteilhöhe im Umkreis von 25mm zur Lötstelle (wegen Begasungsring bei der Düse), ansonsten  
max. 30mm

Für eine detaillierte Beurteilung der maschinellen Verlötbareit von Bauteilen / Designs ist Rücksprache mit NPI der Kontron Austria GmbH erforderlich.

## 5 Prüfbarkeit einer Baugruppe

Das Layout einer Baugruppe hat erhebliche Auswirkungen auf die erzielbare Prüftiefe.

### 5.1 Konstruktive Designregeln

#### 5.1.1 Kontaktierung

Um die Baugruppe In-Circuit testen zu können, müssen sämtliche elektrischen Netze per Nadel kontaktierbar sein. Kontaktiert werden kann auf Testpads (Priorität 1), THT-Lötstellen (Priorität 2) und Vias (Priorität 3). Eine einseitige Kontaktierung ist aus Kostengründen anzustreben.

#### 5.1.2 Fangbohrungen

Um den Prüfling im Adapter sicher zu führen, sollten zusätzliche, gemeinsam mit dem Leiterbild gebohrte, Führungsbohrungen mit einem Bohrdurchmesser von 2,0 mm bis 3,5mm vorgesehen werden. Für ein sicheres und nicht verpolbares Einlegen der Baugruppe empfiehlt es sich, die Führungsbohrungen asymmetrisch anzuordnen.

#### 5.1.3 Testpunkte

##### Priorität 1: 100mil Nadel (Standardnadel)

- Durchmesser Testpad: >0.8mm
- Abstand benachbarter Testpads (Mittelpunkt <-> Mittelpunkt): >2.05mm

##### Priorität 2: 75mil Nadel

- Durchmesser Testpad: >0.4mm (bevorzugt >0.5mm)
- Abstand benachbarter Testpads (Mittelpunkt <-> Mittelpunkt): >1.65mm

##### Priorität 3: 50mil Nadel (nur nach Rücksprache mit Kontron Austria GmbH einsetzbar)

- Durchmesser Testpad: >0.2mm
- Abstand benachbarter Testpads (Mittelpunkt <-> Mittelpunkt): >1.25mm

### 5.2 Elektrische Designregeln

#### 5.2.1 Stombelastung bei Funktionstests

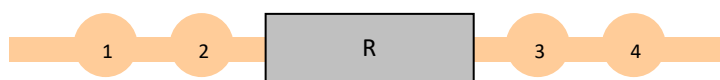
Wenn bei einem Funktionstest Ströme >0.5A anliegen, sollten für das betroffene Netz mehrere Kontaktierungspunkte vorgesehen werden.

#### 5.2.2 Serienwiderstandsarrays / Serienwiderstände

Um feststellen zu können ob das richtige Array bestückt wurde ist es ausreichend einen Widerstand des Arrays zu kontaktieren. Bei in Serie verschalteten Einzel-Widerständen ist ein Testpunkt am Anfang und am Ende der Kette ausreichend.

#### 5.2.3 Kelvinmessung (4-Draht Messung)

Um Widerstände <22Ω messen zu können werden 4 Testpunkte benötigt. (siehe Skizze). Sollte dies nicht möglich sein, sollten wenigstens drei Testpunkte (1, 2, 3 oder 2, 3, 4) gesetzt werden.



Prinzipische Skizze 4-Draht Messung

## 6 Lackierbarkeit einer Baugruppe

Das Layout muss für alle gängigen Lackierverfahren (Tauchen, Fluten, Sprühen, etc.) geeignet sein. Bauteile die nicht lackiert werden dürfen (Stecker, Buchsen, Taster, Piepser, Dip-Schalter, LEDs, etc.) müssen entsprechend maskiert werden können.

### Voraussetzung:

Sämtliche zu maskierende Bauelemente und nicht zu lackierende PCB-Bereiche sind umlaufend >2mm frei von benachbarten Bauelementen.

## 7 Verguss von Baugruppen und Geräten

### 7.1 Automatisierter Verguss

Sämtliche Bauteile eines definierten Vergussbereichs müssen für den Verguss geeignet sein.

Beispiele:

- es muss auch bei eingesteckten Steckverbindungen darauf geachtet werden, dass durch den Kapillar-Effekt Vergussmasse in die Stecker laufen kann und die Kontaktpins isolieren könnte.
- Funkmodule/Antennen könne von der Vergussmasse in ihrer Funktion beeinträchtigt werden
- mechanische Bauteile (Schalter, etc.) können in ihrer Funktion beeinträchtigt werden

Das PCB Layout/Baugruppendesign darf kein Auslaufen der Vergussmasse zulassen.

Beispiel:

- Durch nicht verschlossene Vias kann Vergussmasse auslaufen
- Bei Montagebohrungen/Schraubenbohrungen kann bei zu großen Toleranzen Vergussmasse auslaufen

Gehäuse, Aufsetzrahmen usw. müssen mit dem Vergussobjekt umlaufend abdichten um ein Auslaufen der Vergussmasse zu verhindern!

Für detailliertere Informationen zu Vergussmasse, Vergussprozess sowie Machbarkeitsprüfungen von speziellen Baugruppendesigns/Gehäuseformen ist mit der NPI bzw. Verfahrenstechnik von Kontron Austria GmbH Rücksprache zu halten!



## 8 Referenzen

Abnahmekriterien für elektronische Baugruppen - IPC-A-610

## 9 Ansprechpartner

Ing. Christoph Rieser  
Leiter NPI / Head of NPI  
mail: [christoph.rieser@kontron.at](mailto:christoph.rieser@kontron.at)  
tel: +43/5373/43143-651

---

Dipl.Ing.(FH) Wolf Dietrich Metz  
Entwicklung Layout / PCB Design  
mail: [wolf-dietrich.metz@kontron.at](mailto:wolf-dietrich.metz@kontron.at)  
tel: +43/5373/43143-542

---

Ing. Günther Unterrainer  
Entwicklung Layout / PCB Design  
mail: [guenther.unterrainer@kontron.at](mailto:guenther.unterrainer@kontron.at)  
tel: +43/5373/43143-541

## 10 Haftungsausschluss

Die in diesem Dokument beschriebenen Verfahren und Anwendungsvorschläge stellen keine Garantie in irgendeiner Form dar.

Der Herausgeber übernimmt keine Haftung für die Richtigkeit und Vollständigkeit dieses Dokumentes und dessen Anwendung.

Die Firma Kontron Austria GmbH behält sich vor, jederzeit technische Änderungen an diesem Dokument vorzunehmen, ohne Verpflichtung der Weitergabe dieser Informationen an die Anwender.

Die Verwendung des Know-hows in diesem Dokument beinhaltet keinen Haftungsanspruch an den Herausgeber.

Ohne ausdrückliche Genehmigung des Herausgebers darf dieses Dokument weder komplett, noch in Auszügen, dupliziert, an Dritte weitergegeben oder in eigenen Dokumentationen verwendet werden.

Dieses Dokument ist geistiges Eigentum des Herausgebers.